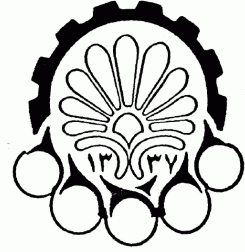




بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ



پروژه پایانی درس مدار منطقی

عنوان پروژه:

طراحی و شبیه سازی جمع کننده BCD

شماره گروه : ۱

اعضای گروه:

سپند فقیقی ۹۰۲۳۰۷۶

محمود ابراهیم قانی ۹۰۲۳۰۰۱

سعید متقیان ۱۹۲۳۰۲۱

بهار ۹۳

جمع کننده حسابی دو رقم دهدهی BCD را همراه با یک نقلی از مرحله قبل در نظر می گیریم. چون هر رقم ورودی از ۹ تجاوز نمی کند، حاصل جمع خروجی از $1+9+9=19$ بیش تر نخواهد شد. عدد ۱ در جمع فوق، نقلی ورودی است. فرض کنید دو رقم BCD را به جمع کننده دودویی ۴ بیتی اعمال نماییم. جمع کننده، حاصل جمع را به فرم دودویی اجرا می کند و نتیجه تولید شده بین ۰ تا ۱۹ خواهد بود.

وقتی جمع دودویی برابر یا کمتر از ۱۰۱ باشد، با عدد BCD نظیر خود برابر است، ولی وقتی جمع دودویی بزرگتر از ۱۰۱ باشد، نمایش بی اعتباری را برای BCD خواهیم داشت. افزودن دودویی $(۰۱۱۰)۶$ به جمع دودویی آن را به نمایش BCD صحیح تبدیل می کند، ضمن این که یک رقم نقلی نیز در صورت لزوم تولید خواهد کرد.

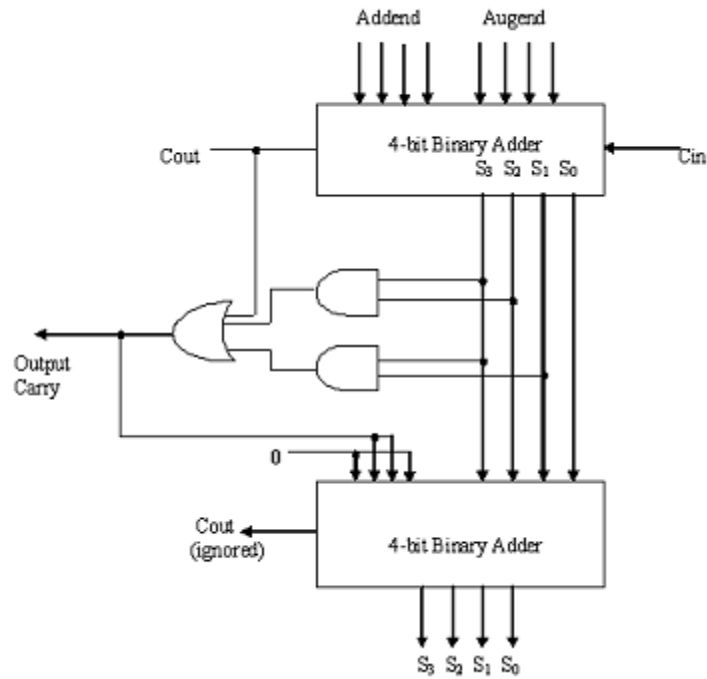
واضح است اگر نقلی خروجی برابر ۱ باشد نیاز به اصلاح جمع دودویی وجود دارد. دیگر ترکیبات شش گانه از ۱۰۱۰ تا ۱۱۱۱ که به اصلاح نیاز دارند دارای ۱ در مکان 2^3 می باشند. برای تفکیک این شش حالت از ۱۰۰۰ تا ۱۰۰۱، که آنها نیز دارای ۱ در مکان 2^3 هستند، به ارقام مکان های 2^2 و 2^1 مراجعه می کنیم که در هر حال حداقل یکی از آنها برابر ۱ است. به این ترتیب شرط اصلاح و داشتن یک نقلی خروجی را می توان با تابع بولی زیر بیان کرد:

رقم نقلی: C_{out}

اعداد با وزن های ۱، ۲، ۴، ۸: S_1, S_2, S_4, S_8

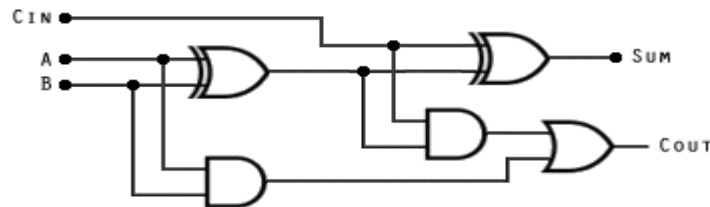
اگر C برابر ۱ شود، لازم است 0110 به جمع دودویی اضافه شود تا یک نقلی خروجی برای طبقه بعدی فراهم شود.

شکل زیر یک جمع کننده BCD است که دو رقم BCD را باهم جمع کرده و ارقام جمع را به BCD نشان می دهد.



شکل-۱

دو رقم دهمی همراه با نقلی ورودی ابتدا در جمع کننده ۴ بیت فوقانی جمع شده و حاصل جمع دودویی تولید می کنند. جمع کننده ۴ بیت از ۴ تمام جمع کننده که به صورت زیر پیاده سازی می شود، تشکیل شده است:



شکل-۲

وقتی نقلی خروجی برابر ۰ باشد، چیزی به جمع دودویی اضافه نمی شود. وقتی این نقلی برابر ۱ باشد، عدد دودویی ۰۱۱۰ از طریق جمع کننده ۴ بیت پایینی به جمع دودویی اضافه می گردد. نقلی خروجی تولید شده در جمع کننده پایین صرف نظر می شود.

تخلیل مدار

*در طراحی این مدار از تمام جمع کننده های ۴ بیتی 74HC283 شده است (برگه های اطلاعاتی آن پیوست شده است)

*برای نمایش ورودی و خروجی از 7Segment هایی با ورودی های BCD استفاده شده است.

* برای ایجاد حالت منطقی ورودی از LogicState و برای جلوگیری از شلوغی بیش از حد از اتصال ورودی و خروجی به جای سیم کشی استفاده شده و همه آنها نام گذاری شده اند.

*مدار شبیه سازی شده در شکل های ۳، ۴ و ۵ ترسیم شده است.

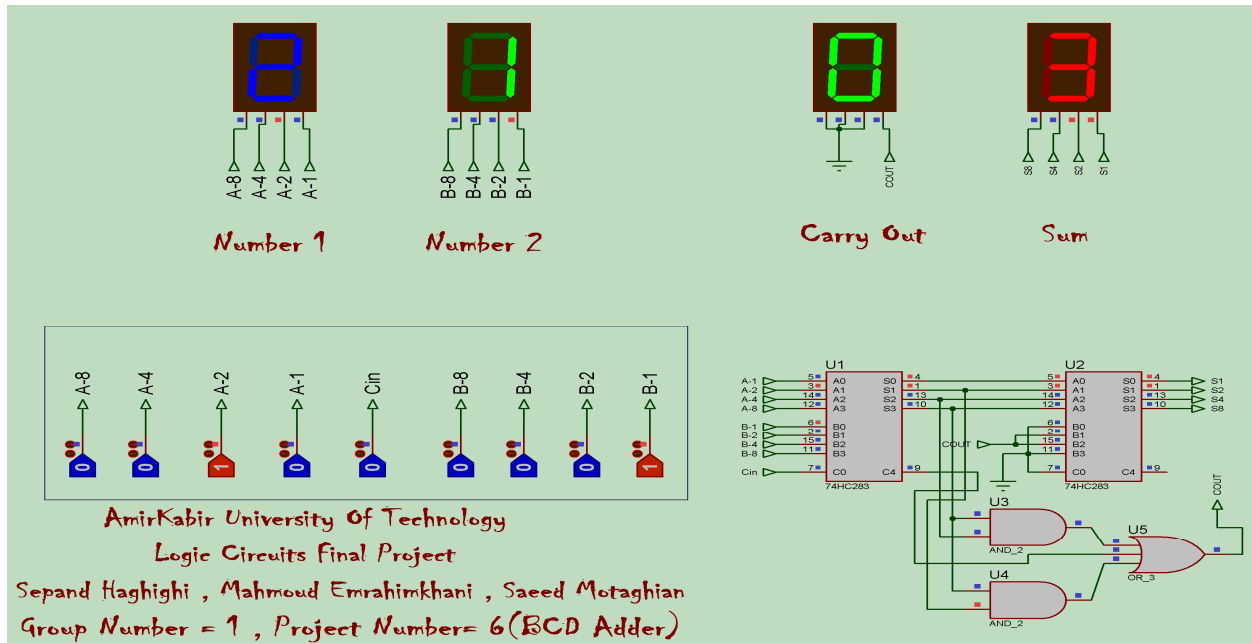
در ابتدا دو عدد دودویی به همراه رقم نقلی ورودی وارد تمام جمع کننده اول می شود. در این صورت دو حالت وجود دارد :

۱- اگر حاصل جمع آنها کوچکتر یا مساوی ۹ باشد با جمع دودویی تفاوتی ندارد و خروجی مانند (شکل-۳) به تمام جمع کننده دوم منتقل می شود. چون خروجی گیت های AND صفر است ورودی با صفر جمع شده و به خروجی منتقل می شود. (رقم نقلی خروجی نیز در این حالت صفر است)

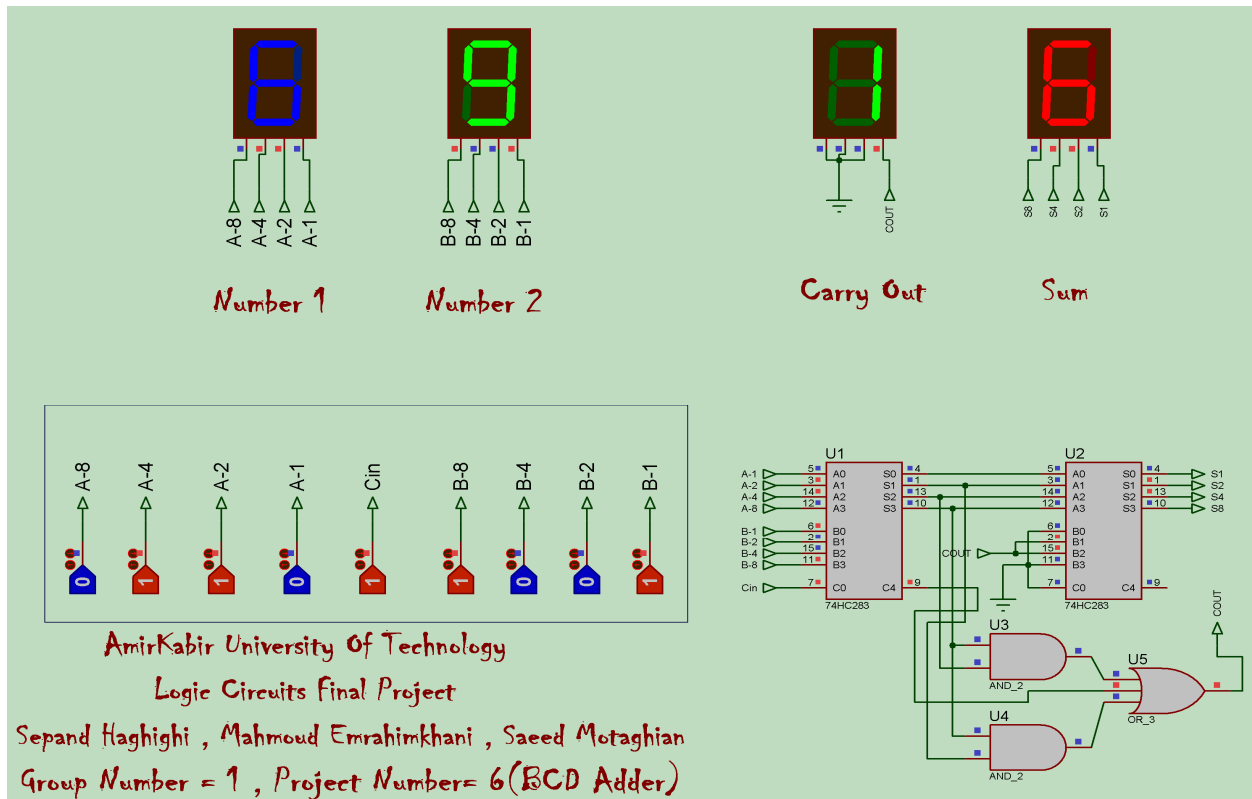
۲- اگر حاصل جمع آنها بزرگتر از ۹ باشد:

۱-۲: اگر رقم نقلی خروجی تولید شود خروجی گیت OR یک می شود و این یک تولید شده به دوییت وسط (۲^۱ و ۲^۲) عدد دوییتی تمام جمع کننده دوم منتقل می شود و خروجی تمام جمع کننده اول را با عدد دوییتی ۰۱۱۰ جمع کرده و به خروجی منتقل می کند. رقم نقلی خروجی و خروجی جمع کننده دوم در کنار هم حاصل جمع را نشان می دهند. (شکل-۴)

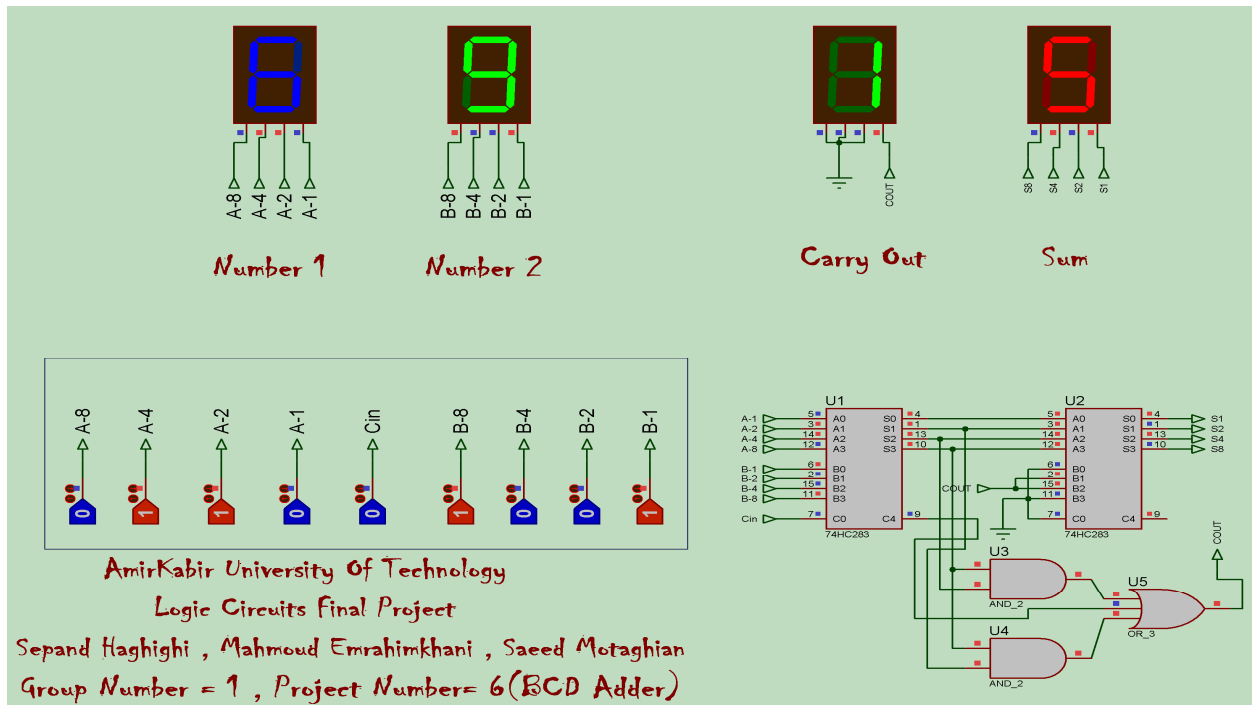
۲-۲: اگر بیت پرارزش خروجی تمام جمع کننده اول و یکی از دو بیت مرتبه های پایین تر یک شوند، خروجی گیت های AND فعال شده و در این حالت نیز جمع کننده دوم عدد خروجی تمام جمع کننده اول را با عدد دودویی ۰۱۱۰ جمع کرده و به خروجی منتقل می کند (شکل-۵).



شکل-۳



شکل-۴



شکل-۵

وظایف اعضای گروه :

- سپند حقیقی : طراحی مدار و شبیه سازی در محیط Proteus ، ویرایش گزارش کار
- محمود ابراهیم خانی : تنظیم گزارش کار ، ویرایش و آزمایش مدار شبیه سازی شده
- سعید متقیان : تحلیل و تست مدار برای حالت های مختلف و ویرایش نهایی گزارش کار